

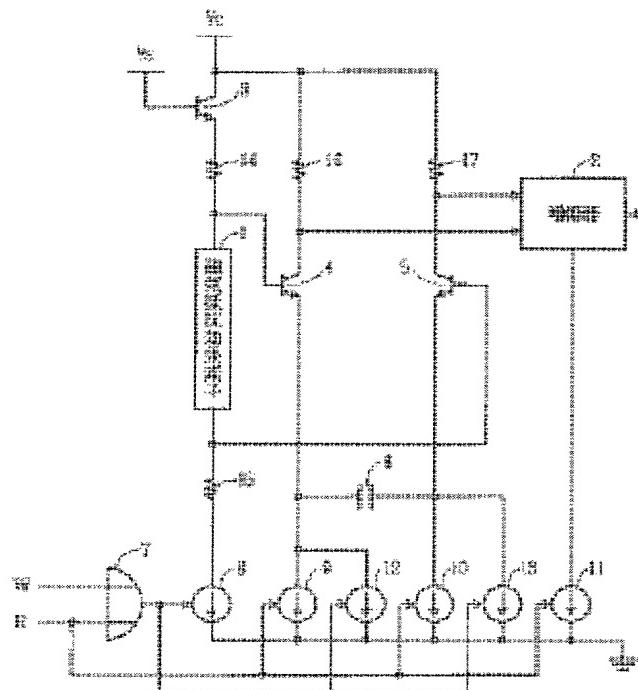
AGE 93 |

READ CIRCUIT FOR MR HEAD

Publication number: JP7220207 (A)
Publication date: 1995-08-18
Inventor(s): HAMURA YOSHIHIRO; YAKUWA KEN
Applicant(s): FUJITSU LTD
Classification:
- **international:** G01R33/09; G11B5/02; H01L43/08; G01R33/06; G11B5/02; H01L43/08; (IPC1-7): G11B5/02; G01R33/09; H01L43/08
- **European:**
Application number: JP19940010148 19940201
Priority number(s): JP19940010148 19940201

Abstract of JP 7220207 (A)

PURPOSE: To reproduce undeformed data by always maintaining a potential of capacitor for canceling a potential difference to be generated by a sense current for flowing into a magneto-resistance effect element with suppressing an increase of power consumption to a min. **CONSTITUTION:** One terminal of the magneto-resistance effect element 1 is connected to a base of one transistor 4, while the other terminal of the element 1 is connected to a base of the other transistor 5. A capacitor 6 is connected between emitters of the two transistors 4 and 5, and at the time of reading out data, constant current source circuits 9 and 10 provided on the transistors 4 and 5 respectively are started up to supply currents to the individual transistors 4 and 5 respectively, so that the data to be reproduced by the magnetoresistance effect element 1 is amplified.; Constant current source circuits 12 and 13 for operating at the time of writing and at the time of reproducing data by this differential amplifier and supplying currents to flow into the individual transistor 4 and 5 in order to replenish such a degree of charges as leaked from the capacitor 6 are provided on the two transistors 4 and 5.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-220207

(43)公開日 平成7年(1995)8月18日

(51)Int.Cl.⁶

G 11 B 5/02

G 01 R 33/09

H 01 L 43/08

識別記号

府内整理番号

F I

技術表示箇所

U 7426-5D

A

8203-2G

G 01 R 33/06

R

審査請求 未請求 請求項の数1 ○L (全4頁)

(21)出願番号

特願平6-10148

(22)出願日

平成6年(1994)2月1日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 端村 美宏

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 八鍔 憲

山形県東根市大字東根元東根字大森5400番

2(番地なし) 株式会社山形富士通内

(74)代理人 弁理士 井桁 貞一

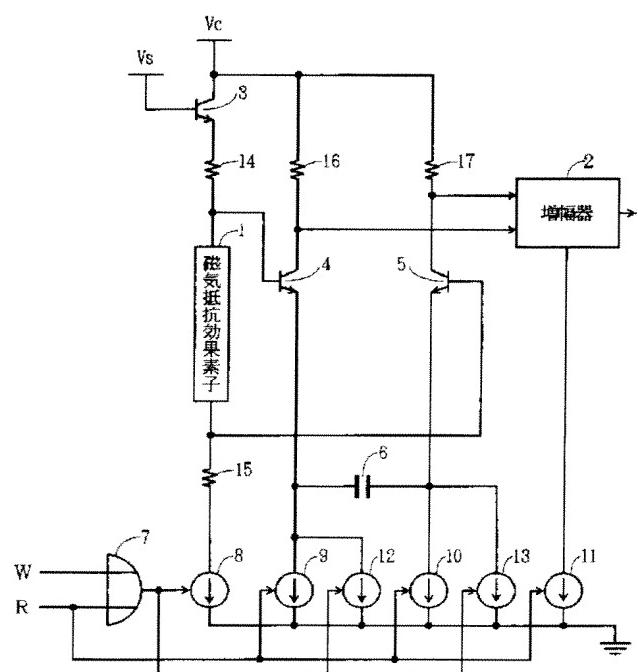
(54)【発明の名称】 MRヘッドの読み出し回路

(57)【要約】

【目的】 MRヘッドの読み出し回路に関し、書き込みから読み出しに切替えた際、安定したデータ再生が可能となるまでの時間を速くすることを目的とする。

【構成】 磁気抵抗効果素子1の一方の端子を一方のトランジスタ4のベースに接続し、他方の端子を他方のトランジスタ5のベースに接続し、二つのトランジスタ4, 5のエミッタ間にコンデンサ6を接続し、二つのトランジスタ4, 5に夫々設けた定電流源回路9, 10をデータ読み出し時に起動して各トランジスタ4, 5に電流を供給させ、磁気抵抗効果素子1が再生するデータを増幅する差動増幅器において、書き込みと読み出し時に動作して、コンデンサ6からリーキする電荷を補充する程度に各トランジスタ4, 5に流れる電流を供給する定電流源回路12, 13を二つのトランジスタ4, 5に夫々設けて構成する。

本発明の一実施例を示す回路のブロック図



【特許請求の範囲】

【請求項1】 磁気抵抗効果素子(1)の一方の端子を一方のトランジスタ(4)のベースに接続し、該磁気抵抗効果素子(1)の他方の端子を他方のトランジスタ(5)のベースに接続し、前記二つのトランジスタ(4), (5)のエミッタ間にコンデンサ(6)を接続し、該二つのトランジスタ(4), (5)に夫々設けた定電流源回路(9), (10)をデータ読み出し時に起動して各トランジスタ(4), (5)に夫々電流を供給させ、前記磁気抵抗効果素子(1)が再生するデータを増幅する差動増幅器において、

データの書き込み時及びデータの読み出し時共動作して、前記コンデンサ(6)からリーケする電荷を補充する程度に前記各トランジスタ(4), (5)に流れる電流を供給させる定電流源回路(12)(13)を、前記二つのトランジスタ(4), (5)に夫々設けたことを特徴とするMRヘッドの読み出回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は磁気抵抗効果素子を用いたMRヘッドにより、記録媒体に記録されたデータを再生する回路に係り、特にMRヘッドを書き込み状態から読み出し状態に切替えた際に、安定したデータ再生が可能となるまでのリカバリ時間を速くするMRヘッドの読み出回路に関する。

【0002】 近年、磁気記録再生装置においては、小型化、大容量化が進み、データ再生用ヘッドも、従来の薄膜ヘッドから磁気抵抗効果素子を用いたMRヘッドが使用されるようになった。これは、MRヘッドを使用することにより、記録媒体の周速に依存しない再生出力が得られるようになるため、記録媒体の周速を低くすることにより、高記録密度化が可能となるためである。

【0003】 ところで、MRヘッドでデータを再生する場合、磁気抵抗効果素子にはセンス電流を流す必要があるが、これにより磁気抵抗効果素子の両端子間に電位差が発生する。

【0004】 そして、磁気抵抗効果素子の一方の端子を一方のトランジスタのベースに接続し、この磁気抵抗効果素子の他方の端子を他方のトランジスタのベースに接続し、この二つのトランジスタのエミッタ間にコンデンサを接続して構成される差動増幅器では、このコンデンサに前記電位差に相当する電位を発生する電荷が蓄積される。

【0005】 しかし、データの書き込み時には、初段の増幅器に電流を供給しないため、前記コンデンサの電荷がリーケしてコンデンサの電位が低下し、書き込みから読み出しに切替えた直後に、このコンデンサの低下した電位が回復する電荷が溜まるまでの間、トランジスタのバイアス電圧に過渡現象が発生するが、この過渡現象はデータの再生に悪影響を及ぼすため防止することが必要である。

【0006】

【従来の技術】 図3は従来技術の一例を説明するブロック図で、図4は図3の動作を説明する図である。

【0007】 W端子からデータの書き込み時には、書き込み信号として図4の書き込み信号に示す如く、論理”1”がOR回路7に入り、R端子からはデータ読み出し時に読み出し信号として、図4の読み出し信号に示す如く、論理”1”がOR回路7に入る。

【0008】 従って、OR回路7はデータの書き込み又は10読み出しに関係無く、論理”1”を定電流源回路8に送出するため、定電流源回路8はデータの書き込み又は読み出しに無関係に動作している。

【0009】 又、トランジスタ3はベースに電源Vsからバイアス電圧を与えられているため、オンとなっており、電源Vcから抵抗14を経て磁気抵抗効果素子1にセンス電流を供給しているため、このセンス電流は抵抗15を経て定電流源回路8に流れ。

【0010】 この磁気抵抗効果素子1に流れるセンス電流により、磁気抵抗効果素子1の両端には電位差が発生20し、この電位差は初段の増幅器を構成するトランジスタ4と5のベース間に印加される。

【0011】 ところで、データの書き込み時には、R端子から論理”0”が入っているため、定電流源回路9～11は動作しておらず、トランジスタ4と5及び増幅器2には電流が流れず動作していない。

【0012】 又、データの読み出し時には、R端子から論理”1”が入るため、定電流源回路9～11は起動されてトランジスタ4には、抵抗16を介して電源Vcから電流が供給され、トランジスタ5には、抵抗17を介して電源Vcから電流が供給され、増幅器2も動作可能となる。

【0013】 トランジスタ4と5は差動増幅器を構成しており、磁気抵抗効果素子1の両端に発生する電位差は、トランジスタ4のバイアス電圧をトランジスタ5のバイアス電圧より高くするが、交流信号を通過させるコンデンサ6には、この電位差を打ち消す電位を発生する電荷が、磁気抵抗効果素子1の両端からトランジスタ4と5のベースとエミッタを経て供給されるため、コンデンサ6の電位が変化しなければ、磁気抵抗効果素子1の40両端に発生する電位差は打ち消される。

【0014】 従って、磁気抵抗効果素子1が磁界の変化に対応して内部抵抗値を変化させることにより、磁気抵抗効果素子1の両端に再生されたデータは、コンデンサ6によりエミッタ間に交流的に接続されたトランジスタ4と5によって歪みを生ずることなく増幅され、トランジスタ4と5のコレクタ間に生成されたデータは、増幅器2によって更に増幅される。

【0015】

【発明が解決しようとする課題】 上記の如く従来は、データの書き込み時には、定電流源回路9～11が動作して

いないため、トランジスタ4と5は動作していない。

【0016】従って、データ書込み時にもセンス電流を供給されて磁気抵抗効果素子1の両端に発生している電位差は、コンデンサ6からリークする電荷を十分に補充することが出来ない。

【0017】従って、データ書込み時間の間、即ち、図4の書込み信号が論理“1”となっている間に、図4のコンデンサの端子電位に示す如く、コンデンサ6の前記電位差を打ち消す電位が順次低下し、データ読出し開始時に、図4の過渡時間に示す如く、 t_d 時間の間、この電位差を打ち消すための電荷が前記の如く、トランジスタ4と5を経てコンデンサ6に供給されるが、コンデンサ6の電位が磁気抵抗効果素子1が発生する電位差を打ち消すことが出来るようになるまでの過渡時間 t_d が長くなり、この間のデータ増幅に歪みが発生するという問題がある。

【0018】本発明はこのような問題点に鑑み、データ書込み時においても、トランジスタ4と5を可動状態にして、コンデンサ6のリークする電荷を十分に補充させ、消費電力の増加を最小限に抑えると共に、データ読出し開始直後から、磁気抵抗効果素子1が発生する電位差を完全に打ち消すことが出来るようにすることを目的としている。

【0019】

【課題を解決するための手段】そして、この目的は図1に示されるように、磁気抵抗効果素子1の一方の端子を一方のトランジスタ4のベースに接続し、この磁気抵抗効果素子1の他方の端子を他方のトランジスタ5のベースに接続し、前記二つのトランジスタ4と5のエミッタ間にコンデンサ6を接続し、この二つのトランジスタ4と5に夫々設けた定電流源回路9と10をデータ読出し時に起動して各トランジスタ4と5に夫々電流を供給させ、前記磁気抵抗効果素子1が再生するデータを増幅する差動増幅器において、データの書込み時及びデータの読出し時共動作して、前記コンデンサ6からリークする電荷を補充する程度に前記各トランジスタ4と5に流れる電流を供給させる定電流源回路12と13を、前記二つのトランジスタ4と5に夫々設けることにより達成される。

【0020】

【作用】上記の如く構成することにより、トランジスタ4と5に僅かな電流を流すことにより、コンデンサ6からリークする電荷を補充することが可能となるため、データ書込みから読出しに切り替わった直後においても、磁気抵抗効果素子1の両端に発生する電位差を打ち消すことが出来る。

【0021】従って、消費電力の増加を最小限に抑え、データ読出し開始時から歪みの無いデータを再生することが出来る。

【0022】

【実施例】図1は本発明の一実施例を示す回路のブロック図で、図2は図1の動作を説明する図である。

【0023】図1は図2に定電流源回路12と13を追加して、データの書込み時及び読出し時に動作させると共に、定電流源回路11をデータ読出し時に起動するようにしたものである。

【0024】W端子から図2の書込み信号に示す如く、データ書込みを指示する論理“1”が入り、OR回路7はこの論理“1”を定電流源回路8と12及び13に送出する。

【0025】この時、R端子からは、図2の読出し信号に示す如く、データ読出しを指示する信号は入らないため、論理“0”が定電流源回路9～11に送出されており、定電流源回路9～11は動作していない。

【0026】従って、前記の如く、定電流源回路8の動作により磁気抵抗効果素子1にはセンス電流が流れ、トランジスタ4と5には、定電流源回路12と13により、夫々コンデンサ6からリークする電荷を補充し得る程度の動作が可能となる少ない電流が流れる。

【0027】そして、増幅器2は定電流源回路11が動作していないため、トランジスタ4と5が送出する信号は出力側に送出しない。R端子からデータ読出しを指示する論理“1”が入ると、この論理“1”は定電流源回路9～11に供給されて、定電流源回路9～11を動作させ、更に、OR回路7はこの論理“1”を定電流源回路8と12及び13に送出するため、定電流源回路8と12及び13は動作を継続する。

【0028】データ書込み時に、コンデンサ6に対しリークする電荷が補充されるため、図2のコンデンサの端子電位に示す如く、コンデンサ6の端子電位はデータ読出し時と同一で、図4で説明した点線で示す如き電位の低下は発生しない。

【0029】従って、磁気抵抗効果素子1のセンス電流に基づく電位差を、データ読出し開始直後から打ち消すため、トランジスタ4と5のバイアス電圧に図4の過渡時間に示す如き過渡現象は発生しない。

【0030】

【発明の効果】以上説明した如く、本発明は磁気抵抗効果素子に流すセンス電流により発生する電位差を打ち消すコンデンサの電位を、消費電力の増加を最小限に抑えて、常に維持させることができとなるため、データ書込みから読出しに切替えた直後から歪みの無いデータを再生することが出来る。

【0031】従って、記録媒体の記憶容量損失防止に寄与するところが大きい。

【図面の簡単な説明】

【図1】 本発明の一実施例を示す回路のブロック図

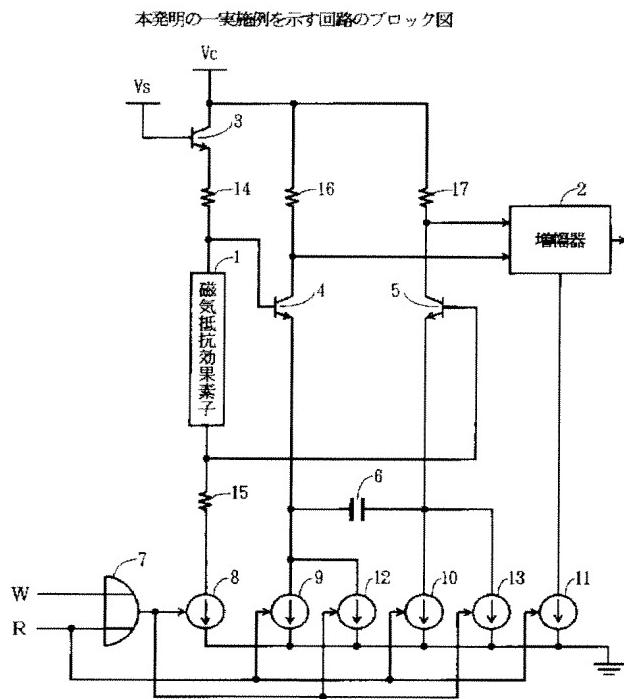
【図2】 図1の動作を説明する図

【図3】 従来技術の一例を説明するブロック図

【図4】 図3の動作を説明する図

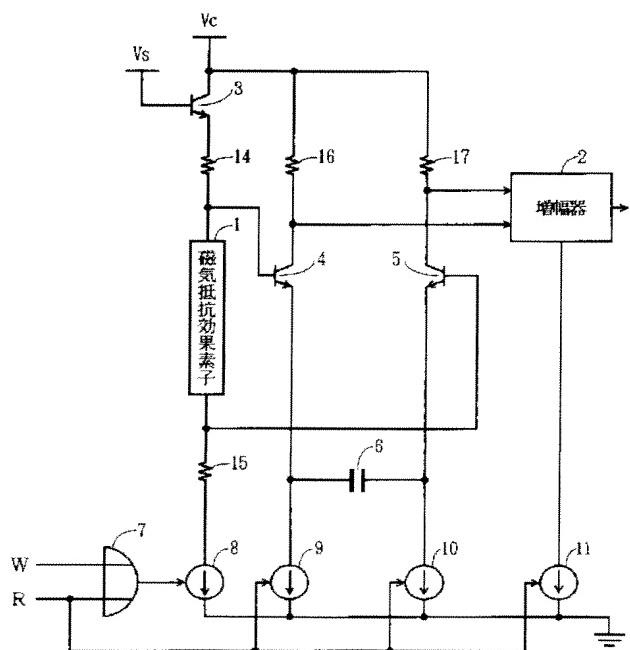
- 【符号の説明】
- 1 磁気抵抗効果素子
 - 2 増幅器
 - 3 ~ 5 パソコン
 - 6 コンデンサ
 - 7 OR回路
 - 8 ~ 13 定電流源回路
 - 14 ~ 17 抵抗

【図1】



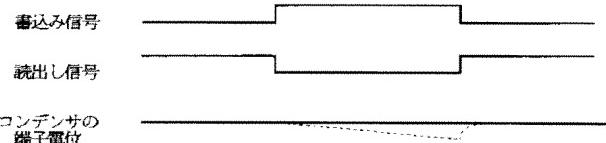
【図3】

従来技術の一例を説明するブロック図



【図2】

図1の動作を説明する図



【図4】

図3の動作を説明する図

